

Orlando Barnabà

CURRICULUM ATTIVITA'

Prende servizio presso il Dipartimento di Fisica nucleare e Teorica il 1° marzo del 1985 entrando a far parte del Servizio Elettronico in collaborazione con la sezione di Pavia dell' Istituto Nazionale di Fisica Nucleare (I.N.F.N.).

Come primo incarico segue la realizzazione delle ultime camere a flash utilizzate come rivelatori di traccia nell' esperimento NADIR sull' oscillazione Neutrone/antiNeutrone tenuto presso il Laboratorio di Energia Nucleare Applicata (LENA) dell' Università di Pavia . In particolare si occupa del test delle schede di front-end per la lettura dei canali di questi rivelatori .

Nel periodo 1986-87 segue il lavoro di preparazione delle nuove camere a tubi proporzionali utilizzate per l' upgrade dell' esperimento UA2 al Collider Protoni/antiProtoni del CERN . In questa fase collabora alla realizzazione di un sistema automatico di test per l' uniformità di risposta dei singoli piani di tubi proporzionali indipendenti costituenti il rivelatore .

Ogni rivelatore era costituito da 9 piani di tubi realizzati con profili di alluminio estruso e con una spaziatura di 1cm per i fili di sensing ; ogni piano consisteva da 51 a 80 tubi . I primi 6 piani (parte di tracking) consentivano una accurata misurazione del punto di impatto delle particelle cariche ; i successivi 3 piani (parte di preshower) , posti a valle di un radiatore costituito da lastre di ferro e piombo che fungeva anche da elemento di supporto, determinavano il punto di inizio dello sviluppo degli sciami elettromagnetici originati da elettroni, positoni e fotoni. Prima di essere assemblati, i singoli piani venivano sottoposti ad una accurata verifica delle uniformità di risposta dei singoli tubi esponendoli sistematicamente ad una sorgente radioattiva per mezzo di un tavolo X – Y automatizzato e controllato da computer .

Nella fase finale della produzione delle camere (complessivamente 18) , esegue in maniera autonoma ed avendone la responsabilità il test sia dei singoli piani che della camera completa . Partecipa inoltre ai test-beam con raggi cosmici e fasci di elettroni ed adroni presso il CERN ed alla fase di installazione e test delle camere sull' apparato sperimentale .

Nel corso dell' 86 collabora inoltre all' automatizzazione del sistema di raffreddamento di un rivelatore al germanio utilizzato per lo studio di decadimenti rapidi dei frammenti di fissione presso il LENA di Pavia.

Tra l' 87 e l' 88 partecipa all' installazione ed al test degli scintillatori e dell' elettronica del sistema di anticoincidenza (veto) del fondo dei raggi cosmici per l' esp. NN $\sqrt{2}$, un esperimento di seconda generazione sulle oscillazioni Neutrone/antiNeutrone presso il reattore dell' Institut Laue-Langevin (ILL) di Grenoble .

Nel corso dell' 88 prende parte alla conferenza internazionale "VMEbus in Research" tenuta a Zurigo dalla ESONE (European Standard On Nuclear Electronics) .

Per l' esperimento SPACAL , lo studio di un prototipo di calorimetro a piombo e fibre scintillanti presso il CERN di Ginevra , nel periodo 89-90 segue la realizzazione ed il test delle basi dei fotomoltiplicatori utilizzati per il rilevamento ed amplificazione dei segnali degli scintillatori, coordinando il gruppo di persone addette allo assemblaggio . Segue inoltre anche il test di uniformità del fotocatodo dei fotomoltiplicatori utilizzati per il prototipo per il quale è stato fatto ricorso al tavolo X-Y precedentemente usato per il test dei piani di tubi proporzionali di UA2 .

Dall' 88 al 91 collabora all' esperimento ADROB-E771, uno studio sulla produzione adronica di quark B (beauty) condotto al Fermilab di Chicago (USA). Compito della collaborazione italiana (formata da gruppi delle sezioni INFN di Pavia e Lecce) era la costruzione di un rivelatore di muoni costituito da tre piani di Contatori a Piatti Resistivi (RPC), ciascuno di $6 \times 3 \text{ m}^2$ formato da 9 moduli standard di RPC da $1 \times 2 \text{ m}^2$; il sistema di pick-up del segnale era costituito da un insieme di Pad di differenti misure (circa 2000 pads per piano), invece delle usuali strip . Tali rivelatori erano utilizzati per ottenere una informazione bidimensionale delle traiettorie delle particelle e per la formazione dei trigger di primo livello, chiamato Trigger 1-A basato sulla tripla coincidenza fra gruppi di pad adiacenti del primo piano (OR di 4) e gruppi proiettivi di pad sul 2° e 3° piano, per l' identificazione dei muoni prodotti dalle interazioni . Le schede di read-out, alloggiare in crates appositamente realizzati e comprensivi dei relativi power-supplies, erano allocate il più possibile in prossimità del rivelatore . Ogni crate era equipaggiato con 8 schede ed ogni scheda consentiva il trattamento di 16 canali d' ingresso ; un totale di 384 schede era pertanto richiesto per leggere tutti i canali del rivelatore .

Oltre all' amplificazione, discriminazione e formazione dei segnali in lettura , sulla scheda di front-end erano implementate anche alcune funzioni logiche, ovvero le somme logiche dei segnali di 4 pad adiacenti (OR4) utilizzati per il trigger di 1° livello, e l' OR di tutti e 16 i canali, utilizzato come linea di test . 512 segnali di OR4 erano contenuti su ogni piano, corrispondenti a 512 possibili triple coincidenze per il trigger .

Il gruppo di Pavia ha realizzato ed installato sia le schede di front-end per la lettura dei segnali degli RPC che le schede di trigger di primo livello, basate su logiche programmabili PGA (Programmable Gate Array) della Xilinx che consentivano una rapida riconfigurazione delle combinazioni possibili . Poiché ogni scheda di trigger (denominata TRIGA board) consentiva il trattamento di 8 coincidenze, erano richieste 64 Triga board per processare tutti i segnali degli RPC .

Nello stesso periodo collabora anche alla calibrazione dei tre piani di scintillatori utilizzati in precedenza come rivelatore muonico e partecipa sia ai run di test dell' apparato che ad alcune fasi di presa dati .

Nel periodo 89-90 collabora alla progettazione e installazione di un sistema di controllo remoto della tensione di polarizzazione di un rivelatore al silicio, utilizzato presso il LENA per lo studio del decadimento di frammenti di fissione, per la compensazione della caduta di tensione provocata dal danneggiamento dovuto alle radiazioni . Il sistema, basato su un processore Z80, seleziona l' opportuna resistenza , su un lotto di resistenze predeterminato, da porre in serie al circuito di polarizzazione del rivelatore così che la caduta di tensione su di essa decresca con la tensione di polarizzazione .

Nel corso del 90, partecipa al workshop internazionale "New Computing Techniques in Physics Research" svoltosi a Lione (Francia) .

Tra il 90 ed il 91 partecipa alla progettazione di una macchina automatica per la produzione di micropunte di tungsteno ottenute per elettroerosione in una soluzione di soda caustica (per esp. LHYNCE su purificazione Argon liquido e Rivelatori Criogenici) . In particolare realizza la consolle di controllo della movimentazione del carrello porta punte, consentendo di impostare la profondità di incisione, la velocità ed il numero di cicli macchina nonché una movimentazione up-down manuale del carrello, e si occupa della messa a punto della macchina .

Questo dispositivo consentiva la produzione di 10 punte per volta .

Dal 92 al 95 collabora all' esperimento RAPID (Radiative Pion Decay) sullo studio del decadimento radiativo del pione effettuato presso il Paul Scherrer Institute (PSI) di Zurigo da una collaborazione Padova - Pavia - Roma1 . In particolare ha lavorato alla realizzazione ed installazione dell' elettronica di front-end ed a quella di acquisizione dati del telescopio di silici realizzato a Pavia ed utilizzato come rivelatore di vertice per il tracciamento e la misura dell' energia per i pioni ed i muoni di decadimento .

Il telescopio era formato da 10 rivelatori di $5 \times 5 \text{ cm}$ e spessi $500 \mu\text{m}$. L' anodo era segmentato in 50 strip, mentre il catodo era composto da un singolo elettrodo . I 10 rivelatori erano racchiusi in un contenitore di rame spesso $50 \mu\text{m}$ e posti di fronte al fascio .

L' elettronica di front-end era basata sul sistema Preamplificatore di Carica – Amplificatore Formatore con circuito di sample & hold già utilizzata per il calorimetro a vetri al piombo dell' esperimento DHELPHI ed opportunamente adattata alle esigenze dell' acquisizione di RAPID .

I preamplificatori di carica, realizzati su circuito ibrido, erano collocati su schede (27 canali utilizzabili x scheda) alloggiati all' interno di due contenitori di rame e collegati ai rivelatori tramite cavi piatti di Kapton lunghi 1m . Sia le schede per i preamplificatori che i racks in rame sono stati realizzati a Pavia .

I formatori più sample&hold, anch' essi su circuiti ibridi, erano alloggiati, con l' elettronica di multiplexing ed all' ADC a 12 bit, su schede in formato FastBus (80 canali x scheda) collocate nella Countin Room a circa 25m di distanza dai preamplificatori .

La scheda di acquisizione , una CPU formato VME(Versa Module Eurocard) basata su un DSP56001 della Motorola , è stata sviluppata interamente a Pavia ; il sottoscritto , oltre che alla sua realizzazione e test, ha collaborato anche alla messa a punto del programma di monitor .

Oltre che aver provveduto all' installazione ed alla messa in opera dell' apparato , ha partecipato sia al run di test che a tutte le fasi di presa dati . In questo periodo si è provveduto anche alla calibrazione di tutti i canali di lettura elettronici .

Nel corso del 95 partecipa alla progettazione e realizzazione di una scheda di interfaccia in formato VME per consentire la programmazione in via remota della soglia e della larghezza dell' impulso formato dei discriminatori allocati sulle schede di front-end , prodotte dalla CAEN , per la lettura dei segnali degli RPC utilizzati nell' esperimento E831 presso il FermiLab di Chicago . Durante la fase di test del sistema, vengono segnalate delle possibili migliorie alla CAEN stessa .

Dal 95 a tutt' oggi collabora all' esperimento GDH , una ricerca sulla verifica sperimentale della regola di somma di Gerasimov – Drell – Hearn tutt'ora in corso all' acceleratore MAMI dell' Università di Mainz (Germania).

Il sottoscritto essenzialmente si occupa dell' elettronica di front-end e di acquisizione del rivelatore a silici MIDAS (Microstrip Detector Array System) , interamente realizzato a Pavia, che si è andato ad aggiungere ad un apparato, DAPHNE, utilizzato precedentemente a Saclay (Francia) .

Il rivelatore è formato da 5 wafer di silicio a forma di corona circolare di diametro esterno che va da 70 a 86 mm ed uno spessore di 1000um ; il diametro del foro centrale, realizzato per consentire il passaggio del fascio di fotoni dell' acceleratore , è di circa 25mm . I primi due rivelatori(rivelatori ad anelli) sono segmentati su entrambe le facce, con 48 anelli concentrici sull' anodo e 16 settori radiali sul catodo, e consentono il tracciamento di pioni e protoni . Gli altri tre rivelatori(rivelatori a quadranti) hanno l' anodo diviso in quattro quadranti e sono separati fra loro da due strati di piombo e vengono utilizzati per misure di energia ; questi generano anche i segnali per i trigger : un trigger a soglia minima per vedere pioni e protoni di energia superiore a 60Mev formato con la tripla coincidenza dei segnali dei tre rivelatori , l' altro a soglia più alta per considerare solo i protoni a bassa energia che si fermano entro i primi due rivelatori a quadrante e quindi richiede la coincidenza di questi due .

Tutti i rivelatori , acquistati dalla MICRON Ltd , sono stati sottoposti a test di polarizzabilità in laboratorio e la loro risoluzione misurata mediante raggi cosmici .

Come elettronica di lettura è stata sostanzialmente utilizzata la stessa già usata per RAPID, con alcune opportune modifiche : è stato sostituito il FET di ingresso del preamplificatore per meglio adattarlo alla capacità del rivelatore ; alle schede Fastbus di conversione è stata aggiunta una sezione di trigger in logica ECL con due comparatori in parallelo per ogni canale (uno per soglia). E' stato aggiornato anche il programma di acquisizione della CPU con DSP56001. Si è inoltre completata la catena elettronica con la realizzazione di una scheda di combinazione e conversione dei segnali provenienti dai singoli quadranti per la formazione degli autotrigger di MIDAS .

Nella fase di messa in opera del rivelatore, ha richiesto particolare cura la schermatura al rumore del sistema .

Attualmente l' esperimento è fermo e si sta provvedendo all' upgrade dell' elettronica di lettura. In particolare è in corso di realizzazione il rifacimento delle schede di conversione, passando dal formato Fastbus al formato VME adottando inoltre un convertitore ADC più moderno con un tempo di conversione minore. Anche la CPU è stata aggiornata passando ad un DSP56002, due volte più veloce del precedente ; tutto questo permetterà di ridurre il tempo morto della macchina . E' in corso di valutazione

anche la modifica del tipo di trigger, passando ad un discriminatore a frazione costante, per migliorare il jitter temporale del segnale formato ; test a banco con un prototipo hanno fornito indicazioni positive .

Dal 96 al 97, per ICARUS, collabora alla realizzazione di un modulo compatto, in formato NIM(Nuclear Instrument Module) , che raggruppa tutte le funzioni richieste per la discriminazione Neutrone/Gamma basata sulla pulse – shape discrimination, normalmente svolta utilizzando più moduli funzionali , migliorandone anche le prestazioni . Finalità di questo lavoro la misura del fondo di neutroni nella sala C dei Laboratori Nazionali del GranSasso .

Testato con successo il prototipo finale, la produzione dei moduli necessari è stata affidata alla CAEN spa di Viareggio . Il sottoscritto ha partecipato anche agli incontri in ditta per fissare le procedure di taratura e test del modulo, che è entrato a far parte, con la sigla N715, del catalogo della CAEN stessa .

Ha partecipato inoltre all' installazione e test dell' intera strumentazione di misura presso il GranSasso .

Nel 97, sempre per ICARUS, si è incominciato il progetto di una scheda ADC, in formato VME, a sensibilità di carica ad 8 canali indipendenti ; quest' ultima caratteristica particolarmente utile per rivelatori a multi-eventi come nel caso di rivelatori di neutroni con più contatori indicata in precedenza . Il progetto è stato portato avanti in collaborazione con personale CAEN, cui è stata poi affidata la produzione della modulistica richiesta .

Il sottoscritto si è occupato principalmente della parte di front-end, basata su un convertitore carica-ampiezza(QAC) monolitico, sviluppato all' Institut des Sciences Nucléaires di Grenoble (fornitori da CAEN), e della digitalizzazione del segnale analogico da questi ottenuto tramite il convertitore analogico/digitale ADC12062 della National : un ADC a dodici bit, con due ingressi e tempo di conversione minore di 1 μ s .

La scheda provvede anche alla formazione della finestra temporale di integrazione(GATE) richiesta dal QAC. Tutti i Gates sono indipendenti e comandati da triggers esterni .

Si è previsto anche un ingresso di trigger di modo comune (tutti i Gates avviati contemporaneamente), per un uso più generale del modulo .

Avendo fissato una sensibilità per il QAC di 10mV/pC ed avendo l' ADC la sensibilità di 1mV per count , si è ottenuta una risoluzione di 100fC per count con un fondo scala di 400pC .

La CAEN ha fornito la circuiteria per la memorizzazione dei dati e l' interfacciamento verso il bus VME, basata sui dispositivi logici programmabili(PLD) EPM7064 della Altera, che è stata opportunamente adattata alle nostre esigenze ; ciò ha richiesto diversi incontri col personale CAEN interessato .

Il sottoscritto ha curato anche la realizzazione del layout dell' intero modulo . Il primo prototipo è stato prodotto e testato nel 99 ; la produzione della versione finale è stata avviata nel 2000 . Anche questo modulo, siglato V765, è stato inserito nel catalogo CAEN .

Sempre nel periodo 97 – 98 , a partire dalle prime considerazioni sull' ADC, è stata sviluppata un' apparecchiatura portatile computerizzata per la spettrometria di neutroni veloci nel range 1MeV-20MeV.

Misurazioni effettuate con questa strumentazione presso diversi siti (LENA e Radiochimica dell' Univ. di Pavia ; il CESNEF del Politecnico di Milano, ed altri) sono state argomento di tesi .

Dal 99 ad oggi collabora con i gruppi di Pavia e Bari della collaborazione italiana all' esperimento CMS all' LHC (Large Hadron Collider) del CERN di Ginevra , che si occupano della ricerca e sviluppo di Contatori a Piatti Resistivi (RPC) .

E' stato realizzato un sistema di test automatico per la misura delle caratteristiche temporali dei chip di front-end utilizzati sulle schede di lettura delle camere RPC, che sono stati sviluppati a Bari .

Ogni chip comprende 8 canali di amplificazione-discriminazione-formazione che convertono il segnale in corrente del rivelatore in un segnale digitale in logica LVDS (Low Voltage Differential Signal) di larghezza opportuna . Per ognuno degli 8 canali vengono misurati l' uniformità di soglia di discriminazione , il ritardo di propagazione e la risposta alla tensione di controllo della larghezza del segnale formato ; viene verificata quindi la dispersione temporale dei tempi di propagazione che deve essere contenuta in una finestra sufficientemente ristretta (500ps) . Lo scopo è quello di raggruppare ogni chip prodotto in famiglie con simili caratteristiche temporali in modo da utilizzare su ogni scheda di

front-end chip della stessa famiglia (2 per scheda, per un totale di 16 canali per ogni scheda di lettura) affinché la dispersione temporale complessiva del tempo di propagazione sia contenuta entro il nanosecondo .

Il banco di test è stato realizzato in modo da testare, sequenzialmente, quattro chip per volta : un buon compromesso tra la gestione del sistema ed il contenimento dei tempi richiesti per il test .

Un sistema di multiplexing seleziona sia il chip che il singolo canale del chip da porre sotto test . Tramite un generatore di impulsi, controllato in via remota, ed una opportuna capacità di iniezione, viene iniettata una carica adeguata ad una soglia prefissata . Il guadagno del chip viene fissato, variando un' opportuna tensione di regolazione, al valore di soglia determinata dal conteggio degli impulsi in uscita : si è in soglia quando si hanno in uscita circa il 50% degli impulsi dati in ingresso .

La misura del ritardo di propagazione viene effettuata iniettando un opportuno overdrive di carica ; i segnali di uscita sono inviati simultaneamente a due TDC appositamente realizzati : uno per la misura del ritardo, con una risoluzione di 25ps per count ; l' altro per la verifica della larghezza dell' impulso formato, con una risoluzione di 75ps per count .

I dati raccolti, tensione di regolazione del guadagno del chip e tempo medio di propagazione, sono registrati in un data-base ; il programma di gestione ed acquisizione è stato realizzato con Labview .

Ultimata la messa a punto del sistema, è stato testato un primo lotto di produzione di circa 1000 chip .

Un secondo banchetto di test è in dotazione al gruppo di Bari .

Attualmente è in corso di ultimazione la messa a punto del banco di test automatico delle schede di front-end per il controllo della completa funzionalità della medesima e la verifica della dispersione temporale dei ritardi di propagazione .

Verificate le tensioni di alimentazione della scheda di front-end in esame e quindi letti i valori di default di soglia e larghezza dell' impulso di uscita impostati manualmente tramite trimmer, si controllano le tensioni di regolazione del guadagno dei chip, fissate come da data-base dei chip stessi . Si effettua un test di corretto funzionamento del DAC(un convertitore digitale/analogico duale a programmazione seriale secondo un protocollo I2C) presente sulla scheda per la programmazione remota della soglia e della larghezza del segnale formato . Impostati quindi in via remota un valore di soglia e larghezza opportuni, si procede all' analisi della risposta ai segnali d' ingresso di test dei chip previsti per la verifica remota del loro funzionamento e per un test sui pattern di trigger . Si procede quindi al test dei singoli canali tramite un sistema di multiplexing ed iniezione analogo al precedente ; per ogni canale si misura il tempo di propagazione e viene verificata la larghezza del segnale in uscita per mezzo degli appositi TDC .

Il sistema di acquisizione è sostanzialmente lo stesso utilizzato per il test dei chip ; anche in questo caso il programma di gestione è stato realizzato con Labview .

Il banco realizzato, opportunamente inscatolato in un contenitore metallico per protezione e shielding, verrà dato in gestione alla ditta che si occupa del montaggio delle schede di front-end .

Il sottoscritto ha partecipato anche a diversi incontri della collaborazione, sia a Pavia che a Bari, sia per la definizione dei parametri e procedure di test, sia per illustrare lo stato dei lavori . Inoltre ha collaborato anche alla preparazione della documentazione di presentazione all' RPC-ESR (Electrical System Review) del CERN .

..... (segue)

Orlando Barnabà